



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 8月27日

出 願 番 号

Application Number:

特願2001-255778

出 願 人

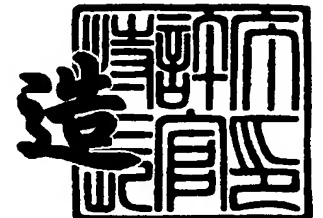
Applicant(s):

日本特殊陶業株式会社

2001年12月21日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3110481

【書類名】 特許願

【整理番号】 101-0433

【提出日】 平成13年 8月27日

【あて先】 特許庁長官殿

【国際特許分類】 C08G 59/18
C08L 63/02
H01L 23/29

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

【氏名】 竹内 裕貴

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

【氏名】 小嶋 敏文

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

【氏名】 大林 和重

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

【氏名】 加島 壽人

【特許出願人】

【識別番号】 000004547

【住所又は居所】 愛知県名古屋市瑞穂区高辻町 1 4 番 1 8 号

【氏名又は名称】 日本特殊陶業株式会社

【代表者】 金川 重信

【先の出願に基づく優先権主張】

【出願番号】 特願2000-393588

【出願日】 平成12年12月25日

【手数料の表示】

【予納台帳番号】 010353

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 配線基板

【特許請求の範囲】

【請求項 1】 誘電率が 5 以下、かつ $\tan \delta$ が 0.08 以下である埋め込み樹脂を用いて電子部品を埋め込んだことを特徴とする配線基板。

【請求項 2】 前記埋め込み樹脂がカーボンブラックを 1.4 質量% 以下含有することを特徴とする請求項 1 に記載の配線基板。

【請求項 3】 前記埋め込み樹脂の樹脂成分は少なくとも熱硬化性樹脂を含み、かつ少なくとも一種類以上の無機フィラーを含むことを特徴とする請求項 1 又は請求項 2 に記載の配線基板。

【請求項 4】 前記熱硬化性樹脂がビスフェノールエポキシ樹脂、ナフタレン型エポキシ樹脂、フェノールノボラック型エポキシ樹脂及びクレゾールノボラック型エポキシ樹脂から選ばれる少なくとも一種であることを特徴とする請求項 1 乃至請求項 3 に記載の配線基板。

【請求項 5】 黒色、青色、緑色、赤色、橙色、黄色、紫色のいずれかを基調とする色により着色されていることを特徴とする請求項 1 乃至請求項 4 に記載の配線基板。

【請求項 6】 前記基板として、コア基板の少なくとも一面に、絶縁層及び配線層を交互に積層したビルドアップ層を形成するとともに、前記開口部を上記コア基板及び上記ビルドアップ層を貫通するように形成したものをを用いることを特徴とする請求項 1 乃至請求項 5 のいずれかに記載の配線基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、チップコンデンサ、チップインダクタ、チップ抵抗等の電子部品を絶縁基板内部に埋め込んだ配線基板に関する。特に、多層配線基板、半導体素子収納用パッケージ等の用途に好適なものである。

【0002】

【従来技術】

近年、ビルドアップ配線基板に多数の半導体素子を搭載したマルチチップモジュール（MCM）が検討されている。チップコンデンサ、チップインダクタ、チップ抵抗等の電子部品を実装する場合には、配線基板の表面に形成された実装用配線層上に半田を用いて表面実装するのが一般的である。

【0003】

しかし、ビルドアップ配線基板の表面に電子部品を表面実装すると、個々の電子部品に対応する所定の実装面積が必要なため、小型化にはおのずと限界がある。また、表面実装する際の配線の取り回しによって、特性上好ましくない寄生インダクタンスが大きくなり、電子機器の高周波化に対応が難しくなるという問題がある。

【0004】

これら諸問題を解決するために、絶縁基板内部に電子部品を埋め込む方法が種々検討されている。特開平11-126978では、電子部品を予め金属箔からなる転写シート付き配線板に半田実装してから転写する方法が開示されているが、実装での位置精度等で課題が残る。特開2000-124352には、コア基板内部に埋め込んだ電子部品上に絶縁層をビルドアップした多層配線基板が開示されている。

【0005】

【発明が解決しようとする課題】

電子部品をコア基板等の絶縁基板の内部に埋め込む方法においては、絶縁基板と電子部品の隙間を埋め込み樹脂で埋めて、更に絶縁層及び配線をビルドアップした後、電子部品の電極と絶縁層上に形成した配線との間を無電解メッキ等の金属化手法により電氣的に接続する必要がある。

【0006】

埋め込み樹脂は、ビルドアップした絶縁層上に配線パターンを露光現像する際に問題となる光の乱反射等を抑えたり、硬化時の色むらが目立たないように黒色に着色していることが望ましい。そのため、カーボン等を着色材として配合する必要がある。

【0007】

しかし、カーボンは導電性を有するため、過剰に添加すると絶縁性が低下する問題がある。その為、いかに電子部品間、または絶縁層上に形成した配線間の絶縁性を維持しつつ、光の乱反射等を抑えたり、硬化時の色むらが目立たないように黒色に着色するかが重要になってくる。

【0008】

また、高周波用途の配線基板においては、高周波領域における電氣的信号の損失の低減を如何に図るかも問題である。そのため、電子部品を埋め込んだ配線基板においても、用いる埋め込み樹脂にも低誘電率、かつ低誘電損失であることが求められる。

【0009】

本発明は、電子部品を搭載する配線基板の実装密度を高め、かつ、絶縁性等の電気特性において優れた物性値が得られるとともに、光の乱反射等を抑えたり、硬化時の色むらが目立たないようにした埋め込み樹脂を用いて電子部品を埋め込んだ配線基板を提供することを目的とする。

【0010】

【課題を解決するための手段】

本発明の配線基板は、誘電率が5以下、かつ $\tan \delta$ が0.08%以下である埋め込み樹脂を用いて電子部品を埋め込んだことを特徴とする。ここにいう「電子部品を埋め込む」とは、コア基板等の絶縁基板やビルドアップした絶縁層に設けた開口部（貫通穴やキャビティ等の凹部等）の中に電子部品を配置した後、電子部品と開口部との間に生じた隙間に埋め込み樹脂を充填することをいう。特に、厚みが400 μm 以下の薄いコア基板を用いる場合には、ビルドアップ層に設けたキャビティ内に電子部品を配置するのがよい。開口部は、基板を打ち抜いて形成した貫通孔または多層化技術により形成したキャビティ等を利用するとよい。本発明に用いる基板としては、FR-4、FR-5、BT等のいわゆるコア基板を用いるのがよいが、PTFE等の熱可塑性樹脂シートに厚み35 μm 程度の厚手の銅箔を挟み込んでコア基板としたものに開口部を形成したものをを用いてもよい。また、コア基板の少なくとも一面に、絶縁層及び配線層を交互に積層したビルドアップ層を形成するとともに、開口部をコア基板及びビルドアップ層を貫

通するように形成したものをを用いることができる。この場合、図11に示すようなコンデンサ内蔵型の多層配線基板であっても、いわゆるガラスーエポキシ複合材料（絶縁基板）の厚みを400 μ m程度と、通常品の800 μ mの半分にまで薄くして低背化を図ることができる利点がある。他の例としては、電子部品をコア基板内部に埋め込んだ配線基板（例えば、図1）やビルドアップ層の内部に埋め込んだ配線基板（例えば、図10）を形成できる。

【0011】

この埋め込み樹脂の誘電損失が大きいと、配線基板における電氣的信号の伝送損失が大きくなるため好ましくない。用いる埋め込み樹脂の誘電損失の良否を示す指標である $\tan \delta$ を0.08以下に規定することで、配線基板における電氣的信号の伝送損失を向上することができる。 $\tan \delta$ の好ましい範囲は0.05以下、より好ましくは0.04以下、更に好ましくは0.03以下、特には0.02以下である。

【0012】

この埋め込み樹脂は、微細な粒子からなるカーボンブラックを添加するのが特によい。カーボンブラックを1.4質量%以下添加することができる。埋め込み樹脂の絶縁信頼性、誘電特性のみならず、埋め込み樹脂の上にビルドアップした絶縁層上に配線パターンを露光現像する際に問題となる光の乱反射等を抑えたり、硬化時の色むらが目立たないようにすることができる。より好ましくは1.0質量%以下がよい。体積抵抗の低下を防止して電氣的特性を向上できるからである。

【0013】

上記の配線パターンの露光現像にかかる問題を効果的に回避するためには、カーボンブラックを0.1～1.4質量%の範囲で含有するとよい。好ましくは0.1～1.0質量%、より好ましくは0.1～0.5質量%、特には0.1～0.3質量%である。

【0014】

カーボンブラックの含有量が配合割合を重量比で1.4質量%を越えると、誘電特性や電氣的特性が急激に悪化する。具体的には、誘電損失の良否の指標であ

る $\tan \delta$ が 0.08 を越えるとともに、誘電率も 5 を越えてしまう。また、絶縁性の良否を示す指標である体積抵抗も $1.0 \times 10^{14} \Omega \cdot \text{cm}$ を下回る問題が発生する。

【0015】

本発明の配線基板に用いる埋め込み樹脂は、樹脂成分として少なくとも熱硬化性樹脂を含み、かつ少なくとも一種類以上の無機フィラーを含むとよい。少なくとも熱硬化性樹脂を含むことで、樹脂充填後は熱処理により容易に硬化することができる。熱硬化性樹脂としてエポキシ系樹脂を用いた場合には、ジアルールヨードニウム塩等の光重合開始剤を用いて直接エポキシ基をカチオン重合させてもよい。

【0016】

本硬化前の仮硬化を行う目的で、熱硬化性樹脂に感光性樹脂を添加してもよい。例えば、アクロイル基を有する感光性樹脂を添加することができる。熱硬化性樹脂としてはエポキシ系樹脂を用いた場合には、光重合開始剤を用いて直接エポキシ基を光重合させて仮硬化させてもよい。

【0017】

熱硬化性樹脂としては、エポキシ系樹脂がよい。具体的には、ビスフェノール型エポキシ樹脂、ナフタレン型エポキシ樹脂、フェノールノボラック型エポキシ樹脂及びクレゾールノボラック型エポキシ樹脂から選ばれる少なくとも一種であるとよい。硬化後のエポキシ系樹脂は、3次元構造の骨格を有するため、配線のアンカー効果による密着強度を向上させるための粗化処理を行った後においても埋め込み樹脂の形状が必要以上に崩れることがないからである。

【0018】

埋め込み樹脂の流動性が悪いと電子部品の電極間の隙間に充填不良が起こりやすくなり局所的に熱膨張係数の極端に異なる部分が発生する。特に耐熱性、耐湿性を考慮した場合には、ナフタレン型エポキシ樹脂が優れているのでよい。

【0019】

尚、埋め込み樹脂の粗化処理は通常、過マンガン酸カリウムやクロム酸等の酸化剤を用いた湿式法により行われるが、プラズマやレーザ等を用いた乾式法によ

り行ってもよい。

【0020】

無機フィラーを入れるのは、硬化後の熱膨張係数の調整以外に、無機フィラーが奏する骨材としての効果によって、粗化处理後の埋め込み樹脂の形状が必要以上に崩れることがないからである。

【0021】

無機フィラーとしては、特に制限はないが、結晶性シリカ、溶融シリカ、アルミナ、窒化ケイ素等がよい。埋め込み樹脂の熱膨張係数を効果的に下げることができる。これにより、熱応力に対する信頼性の向上が得られる。

【0022】

無機フィラーのフィラー径は、埋め込み樹脂が電子部品の電極間の隙間にも容易に流れ込む必要があるため、粒径 $50\ \mu\text{m}$ 以下のフィラーを使用するとよい。 $50\ \mu\text{m}$ を越えると、電子部品の電極間の隙間にフィラーが詰まりやすくなり、埋め込み樹脂の充填不良により局所的に熱膨張係数の極端に異なる部分が発生する。フィラー径の下限值としては、 $0.1\ \mu\text{m}$ 以上がよい。これよりも細かいと、埋め込み樹脂の流動性が確保しにくくなる。好ましくは $0.3\ \mu\text{m}$ 以上、更に好ましくは $0.5\ \mu\text{m}$ 以上がよい。埋め込み樹脂の低粘度、高充填化を達成するためには、粒度分布を広くするとよい。

【0023】

無機フィラーの形状は、埋め込み樹脂の流動性と充填率とを高くするために、略球状であるとよい。特にシリカ系の無機フィラーは、容易に球状のものが得られるためよい。

【0024】

無機フィラーの表面は、必要に応じてカップリング剤にて表面処理するとよい。無機フィラーの樹脂成分との濡れ性が良好になり、埋め込み樹脂の流動性を良好にできるからである。カップリング剤の種類としては、シラン系、チタネート系、アルミネート系等が用いられる。

【0025】

前述した配線パターンの露光現像にかかる問題を効果的に回避するために、本

発明の埋め込み樹脂を着色することができる。埋め込み樹脂の上にビルドアップした絶縁層上に配線パターンを露光現像する際に問題となる光の乱反射等を抑えたり、硬化時の色むらが目立たないようにできるからである。着色する色に制限はないが、黒色、青色、緑色、赤色、橙色、黄色、紫色のいずれかを基調とする色がよい。光の乱反射の防止を重視する場合は、黒色、青色、緑色を基調とする色がよい。特には黒色系がよい。

【 0 0 2 6 】

埋め込み樹脂を黒色系に着色するには、カーボンブラック、黒鉛、カーボンブラックと黒鉛の混合物等の黒色の炭素系粉末を添加したり、 Cu_2O 、 CuO 、 MnO_2 等の黒色の無機酸化物粉末を添加したり、クロモファインブラック A 1 1 0 3 等のアゾメチン系の黒色有機顔料を添加することができる。

【 0 0 2 7 】

埋め込み樹脂を青色系に着色するには、フタロシアニンブルー等のフタロシアニン系顔料、バリアミンブルー等のアゾ系顔料、アントラキノンブルー等のアントラキノン系顔料などの有機系顔料や、ウルトラマリン、コバルトブルー等の無機酸化物を例示することができる。

【 0 0 2 8 】

埋め込み樹脂を緑色系に着色するには、フタロシアニングリーン等のフタロシアニン系顔料、クロームグリーン等のアゾ系顔料、マラカイトグリーン等のトリフェニルメタン系顔料などの有機系顔料、 Cr_2O_3 等の無機酸化物粉末を例示することができる。

【 0 0 2 9 】

埋め込み樹脂を赤色系に着色するには、アゾエオシン、アゾナフトールレッド、リソールレッド等のアゾ系顔料、キナクリドン、ジアントラキノニルレッドなどの有機系顔料、弁柄、カドミウムレッド等の無機酸化物粉末を例示することができる。

【 0 0 3 0 】

埋め込み樹脂を橙色系に着色するには、クロムオレンジ等のアゾ系顔料、ベンツイミダゾロンなどの有機系顔料、モリブデートオレンジなどの無機酸化物を例

示することができる。

【0031】

埋め込み樹脂を黄色系に着色するには、クロムエロー、ハンザエロー等のアゾ系顔料、キノリンエロー等のキノリン系顔料、アントラエロー等のアントラキノン系顔料、ベンツイミダゾロン、イソインドリノンなどの有機系顔料、カドミウムエロー、黄鉛、チタンイエローなどの無機酸化物粉末を例示することができる。

【0032】

埋め込み樹脂を紫系に着色するには、アントラキノンバイオレッド等のアントラキノン系顔料、ミツイクリスタルバイオレッド等のトリフェニルメタン系などの有機系顔料、マンガンバイオレッドなどの無機酸化物粉末を例示することができる。

【0033】

埋め込み樹脂を黒色、青色、緑色、赤色、橙色、黄色、紫色のいずれかを基調とする色により着色するには、単独の着色剤を用いてもよいが、種々の色の着色剤を組み合わせることで着色することができる。この際、赤、黄、青の色の三原色を示す顔料を組み合わせるのがよい。埋め込み樹脂をあらゆる全ての色で着色できるからである。

【0034】

なお、カーボンブラック等の導電性物質以外の着色剤の配合量は、光の乱反射等を抑えたり、硬化時の色むらが目立たないようにできるように、工程条件に適合する望ましい色調条件を満足するよう、適宜調整される。

【0035】

電子部品を埋め込む絶縁基板の厚みは、埋め込む電子部品の厚みに近い程よい。特に、電子部品の端子電極の表面から絶縁基板上に積層形成したビルドアップ層の配線層までの距離は、 $100\mu\text{m}$ 以下（好ましくは $50\mu\text{m}$ 以下、より好ましくは $30\mu\text{m}$ 以下）になるように電子部品の高さと絶縁基板の厚みの関係を設定するのがよい。電子部品と絶縁基板上に積層形成したビルドアップ層との距離を極力近づけることで、不要な寄生容量（インダクタンス等）の発生を防止で

きるからである。そのためには、コア基板の少なくとも一面に、絶縁層及び配線層を交互に積層したビルドアップ層を形成するとともに、開口部をコア基板及びビルドアップ層を貫通するように形成した基板を用いた多層配線基板とするのがよい。このような構造を有する多層配線基板に対して着色した埋め込み樹脂を用いることにより、不要な寄生容量（インダクタンス等）の発生を防止するのみならず、この埋め込み樹脂の上にビルドアップした絶縁層上に配線パターンを露光現像する際に問題となる光の乱反射等を抑えたり、硬化時の色むらが目立たないようにできる利点がある。

【 0 0 3 6 】

コア基板の少なくとも一面に、絶縁層及び配線層を交互に積層したビルドアップ層を形成するとともに、開口部をコア基板及びビルドアップ層を貫通するように形成した基板を用いた多層配線基板は、例えば以下のように製造するとよい（図 1 1 ～ 図 2 5）。ここでは、図 1 1 に示すいわゆる「FC-PGA」構造の実施例を用いて以下に説明する。

【 0 0 3 7 】

図 1 2 に示すような、厚み 0.4 mm の絶縁基板（100）に厚み 18 μ m の銅箔（200）を貼り付けた FR-5 製両面銅張りコア基板を用意する。ここで用いるコア基板の特性は、TMA による T_g （ガラス転移点）が 175℃、基板面方向の CTE（熱膨張係数）が 16 ppm/℃、基板面垂直方向の CTE（熱膨張係数）が 50 ppm/℃、1 MHz における誘電率 ϵ が 4.7、1 MHz における $\tan \delta$ が 0.018 である。

【 0 0 3 8 】

コア基板上にフォトレジストフィルムを貼り付けて露光現像を行い、直径 600 μ m の開口部及び所定の配線形状に対応する開口部（図示せず。）を設ける。フォトレジストフィルムの開口部に露出した銅箔を亜硫酸ナトリウムと硫酸を含むエッチング液を用いてエッチング除去する。フォトレジストフィルムを剥離除去して、図 1 3 に示すような露出部（300）及び所定の配線形状に対応する露出部（図示せず。）が形成されたコア基板を得る。

【 0 0 3 9 】

市販のエッチング処理装置（メック社製 CZ 処理装置）によってエッチング処理を施して銅箔の表面粗化をした後、エポキシ樹脂を主体とする厚み $35\mu\text{m}$ の絶縁フィルムをコア基板の両面に貼り付ける。そして、 $170^{\circ}\text{C} \times 1.5$ 時間の条件にてキュアして絶縁層を形成する。このキュア後の絶縁層の特性は、TMA による T_g （ガラス転移点）が 155°C 、DMA による T_g （ガラス転移点）が 204°C 、CTE（熱膨張係数）が $66\text{ppm}/^{\circ}\text{C}$ 、 1MHz における誘電率 ϵ が 3.7、 1MHz における $\tan\delta$ が 0.033、 300°C での重量減が 0.1%、吸水率が 0.8%、吸湿率が 1%、ヤング率が 3GHz 、引っ張り強度が 63MPa 、伸び率が 4.6% である。

【0040】

図14に示すように、炭酸ガスレーザーを用いて絶縁層（400）に層間接続用のビアホール（500）を形成する。ビアホールの形態は、表層部の直径は $120\mu\text{m}$ 、底部の直径は $60\mu\text{m}$ のすりばち状である。更に炭酸ガスレーザーの出力を上げて、絶縁層とコア基板を貫通するように直径 $300\mu\text{m}$ のスルーホール（600）を形成する。スルーホールの内壁面はレーザー加工に特有のうねり（図示せず。）を有する。そして、基板を塩化パラジウムを含む触媒活性化液に浸漬した後、全面に無電解銅メッキを施す（図示せず。）。

【0041】

次いで、基板の全面に厚み $18\mu\text{m}$ の銅パネルメッキ（700）をかける。ここで、ビアホールには、層間を電氣的に接続するビアホール導体（800）が形成される。またスルーホールには、基板の表裏面を電氣的に接続するスルーホール導体（900）が形成される。市販のエッチング処理装置（メック社製 CZ 処理装置）によってエッチング処理を施して銅メッキの表面粗化する。その後、同社の防錆剤によって防錆処理（商標名：CZ 処理）を施して疎水化面を形成して、疎水化処理を完了する。疎水化処理を施した導体層表面の水に対する接触角 2θ を、接触角測定器（商品名：CA-A、協和科学製）により液適法で測定したところ、接触角 2θ は 101 度であった。

【0042】

真空吸引装置の付いた台座の上に不織紙を設置し、上記基板を、台座の上に配

置する。その上にスルーホールの位置に対応するように貫通孔を有するステンレス製の穴埋めマスクを設置する。次いで、銅フィラーを含むスルーホール充填用ペーストを載せ、ローラー式スキージを加圧しながら穴埋め充填を行う。

【0043】

図15に示すように、スルーホール内に充填したスルーホール充填用ペースト(1000)を、120℃×20分の条件下で仮キュアさせる。次いで、図16に示すように、ベルトサンダー(粗研磨)を用いてコア基板表面を研磨した後、バフ研磨(仕上げ研磨)して平坦化(図示せず。)して、150℃×5時間の条件下でキュアさせて、穴埋め工程を完了する。尚、この穴埋め工程を完了した基板の一部は、穴埋め性の評価試験に用いる。

【0043】

図17に示すように、金型(図示せず。)を用いて□8mmの貫通孔(110)を形成する。図18に示すように、基板の一面にマスキングテープ(120)を貼り付ける。そして、図19に示すように、貫通孔(110)に露出したマスキングテープ上に、積層チップコンデンサ(130)をチップマウンタを用いて8個配置する。この積層チップコンデンサは、積層体(150)からなり、電極(140)が積層体から70μm突き出している。

【0044】

図20に示すように、積層チップコンデンサを配置した貫通孔の中に、本発明の埋め込み樹脂(160)をディスペンサ(図示せず。)を用いて充填する。埋め込み樹脂を、1次加熱工程を80℃×3時間、2次加熱工程を170℃×6時間の条件により脱泡および熱硬化する。

【0045】

図21に示すように、硬化した埋め込み樹脂の表面を、ベルトサンダーを用いて粗研磨した後、ラップ研磨にて仕上げ研磨する。研磨面には、チップコンデンサの電極の端面が露出している。次いで、仮キュアした穴埋め樹脂を150℃×5時間の条件下で硬化させる。

【0046】

その後、膨潤液とKMnO₄溶液を用いて、埋め込み樹脂の研磨面を粗化する

。粗化面をPd触媒活性化した後、無電解メッキ、電解メッキの順番で銅メッキを施す。図22に示すように、埋め込み樹脂の上に形成されたメッキ層は、チップコンデンサーの電極の端面と電氣的に接続されている。メッキ面にレジストを形成し、所定の配線パターンをパターニングする。不要な銅を $\text{Na}_2\text{S}_2\text{O}_8$ /濃硫酸を用いてエッチング除去する。レジストを剥離して、図23に示すように、配線の形成を完了する。市販のエッチング処理装置（メック社製 CZ処理装置）によってエッチング処理を施して配線の銅メッキの表面粗化する。

【0047】

その上に絶縁層となるフィルム（190）をラミネートして熱硬化した後、炭酸ガスレーザーを照射して層間接続用のビアホールを形成する。絶縁層の表面を上記と同じ酸化剤を用いて粗化し、同様の手法で所定の配線（201）を形成する。配線基板の最表面にソルダーレジスト層となるドライフィルムをラミネートして、半導体素子の実装パターンを露光、現像して形成して、ソルダーレジスト層（210）の形成を完了する。実装用のピン付けを行う面についても同様の方法により、所定の配線（230）とソルダーレジスト層（240）を形成して、図24に示すように、ピン付け前の多層プリント配線板を得る。

【0048】

半導体素子を実装する端子電極（201）には、Niメッキ、Auメッキの順番でメッキを施す（図示せず。）。その上に低融点ハンダからなるハンダペーストを印刷した後、ハンダリフロー炉を通して半導体素子を実装するためのハンダバンプ（220）を形成する。

【0049】

一方、半導体素子実装面の反対側には、高融点ハンダからなるハンダペーストを印刷した後、ハンダリフロー炉を通してピン付けする^{（図25参照）}のハンダバンプ（260）を形成する。治具（図示せず。）にピン（250）をセットした上に基板を配置した状態で、ハンダリフロー炉を通してピン付けを行い（図示せず。）、図25に示すように、半導体素子を実装する前のFC-PGA型の多層プリント配線板を得る。投影機を用いて埋め込み樹脂で埋め込んだ開口部に対応する領域に付けられたピンの先端の所定位置からの位置ずれ量を測定したところ、0.1

mm以下と良好な結果が得られた。

【0050】

半導体素子実装面上に半導体素子（270）を実装可能な位置に配置して、低融点ハンダのみが溶解する温度条件にてハンダリフロー炉を通して、半導体素子を実装する。実装部にアンダーフィル材をディスペンサーで充填した後、熱硬化して、図11に示すような半導体素子を実装したFC-PGA型の多層プリント配線板を用いた半導体装置を得る。

【0051】

【実施例】

（実施例1）

図1を例にして、本発明の配線基板を詳細に説明する。以下のような工程により製造できる。図2に示すように、このコア基板（1）に金型を用いて所定の大きさの貫通孔（2）を設け、このコア基板の一面にバックテープ（3）を貼り付けた後、バックテープを貼り付けた面を下側にして置く。

【0052】

図3に示すように、他方の面から開口部内のバックテープの粘着面上の所定の位置に、チップコンデンサ（4）をチップマウンタを用いて配置する。ここで用いるチップコンデンサとしては、埋め込み樹脂の回り込みが良いように、コンデンサ本体から突出した電極（5）を有するものを用いるのがよい。図4に示すように、開口部（2）内に配置されたチップコンデンサ（4）と開口部内の隙間に本発明の埋め込み樹脂（6）をディスペンサーを用いて流し込む。

【0053】

埋め込み樹脂を、100℃×80分+120℃×60分+160℃×10分の条件により脱泡および熱硬化する。硬化した埋め込み樹脂の表面を、ベルトサンダーを用いて粗研磨した後、ラップ研磨にて仕上げ研磨する。研磨後の状態を図5に示す。次いで、炭酸ガスレーザーを用いてビアホール（7）を穴あけ加工して、チップコンデンサーの電極を露出させる。

【0054】

その後、膨潤液とKMnO₄溶液を用いて、埋め込み樹脂の露出面を粗化する

。粗化面をPd触媒活性化した後、無電解メッキ、電解メッキの順番で銅メッキを施す。銅メッキ後の状態を図7に示す。メッキ面にレジストを形成し、所定の配線パターンをパターンニングする。不要な銅を $\text{Na}_2\text{S}_2\text{O}_8$ /濃硫酸を用いてエッチング除去する。レジストを剥離して、配線の形成を完了する。配線形成後の状態を図8に示す。

【0055】

その上に絶縁層となるフィルムをラミネートして熱硬化した後、レーザーを照射して層間接続用のビアホールを形成する。絶縁層の表面を同じ酸化剤を用いて粗化し、同様の手法で所定の配線パターンを形成する。配線基板の最表面にソルダーレジスト層となるドライフィルムをラミネートして、半導体素子の実装パターンを露光、現像して形成して、ソルダーレジスト層を形成する。その状態を図9に示す。半導体素子を実装する端子電極には、Niメッキ、Auメッキの順番でメッキを施す。その後、ハンダリフロー炉を通して半導体素子を実装する。基板実装を行う電極には、低融点ハンダを用いてハンダボールを形成する。実装部にアンダーフィル材をディスペンサーで充填した後、熱硬化して、図10に示すような、目的とする配線基板の作製を完了する。

【0056】

(実施例2)

以下に本発明の配線基板が奏する効果を、試験片を用いた実施例により説明する。埋め込み樹脂は、表1に示す組成になるように各成分を秤量、混合し、3本ロールミルにて混練して作製する。ここで、表1中の記載事項の詳細は以下のようである。

【0057】

【表 1】

試料番号	1	2	3	4	5	6	7	8	9
エポキシ 樹脂	HP-4032D	HP-4032D	E-807	YL-980	HP-4032D	N-740	HP-4032D	E-152	N-740
硬化剤	QH-200	B-570	QH-200	B-650	YH-306	YH-300	YH-300	B-650	B-650
促進剤	2P4MHZ	2P4MHZ	2P4MHZ	2P4MHZ	2P4MHZ	2P4MHZ	2P4MHZ	2P4MHZ	2P4MHZ
フィルター 含有率	TSS-6 65%	TSS-6 65%	TSS-6 65%	TSS-6 65%	TSS-6 65%	TSS-6 65%	TSS-6 65%	TSS-6 65%	TSS-6 65%
カーボン 含有率	#4300 0%	#4300 0.1%	#4300 0.2%	#4300 0.3%	#4300 0.5%	#4300 1.0%	#4300 1.5%	#4300 2.0%	#4300 2.5%

【0058】

エポキシ樹脂

- ・ 「HP-4032D」：高純度ナフタレン型エポキシ樹脂（大日本インキ製）
- ・ 「E-807」：ビスフェノールF型エポキシ樹脂（油化シェル製）
- ・ 「YL-980」：ビスフェノールA型エポキシ樹脂（油化シェル製）
- ・ 「N-740」：フェノールノボラック型エポキシ樹脂（大日本インキ製）

【0059】

硬化剤

- ・ 「QH-200」：酸無水物系硬化剤（日本ゼオン製）
- ・ 「B-570」：酸無水物系硬化剤（DIC製）
- ・ 「B-650」：酸無水物系硬化剤（DIC製）
- ・ 「YH-306」：酸無水物系硬化剤（油化シェルエポキシ製）
- ・ 「YH-300」：酸無水物系硬化剤（油化シェルエポキシ製）

【0045】

促進剤（硬化促進剤）

- ・ 「2P4MHZ」：イミダゾール系硬化剤（四国化成工業製）

【0060】

無機フィラー

- ・ 「TSS-6」：シランカップリング処理済（龍森製：粒度分布による最大粒子径24 μ m）

【0061】

カーボンブラック

- ・ 「#4300」：東海カーボン社製

【0062】

「カーボン含有率」は、エポキシ樹脂+硬化剤+無機フィラーの合計を100質量%としたときの値である。各添加量は表1に示す割合とした。「フィラー含有率」は、エポキシ+硬化剤+フィラーの合計を100質量%としたときの含有量を65質量%とした。促進剤の含有量は、エポキシ+硬化剤+フィラーの合計を100質量%としたときの含有量を0.1質量%とした。エポキシ樹脂と硬化剤の混合割合は、官能基比で100/95とした。各添加量は表1に示す割合の残部とした。表1に示す各埋め込み樹脂組成物に対して以下の評価を行った。

【0063】

信頼性評価

誘電率及び誘電損失を測定する評価サンプルは、以下のように作製する。まず、ハルセル試験用銅板にモールド樹脂を幅60mm×長さ90mm×厚み100 μ mの寸法にスクリーン印刷法により印刷する。そして、100℃×80分+120℃×60分+160℃×10分の3段階の熱条件により脱泡および熱硬化する。この硬化物の上に、直径20mmの大きさに銀ペーストをスクリーン印刷法により印刷塗布して、誘電率及びtan δ をインピーダンス/ゲインフェーズアナライザー(HEWLETT PACKARD製 HP4194A)で測定する。

【0064】

体積抵抗の評価用サンプルは以下のように作製する。まず、ハルセル試験用銅板にモールド樹脂を幅60mm×長さ90mm×厚み100 μ mのサイズでスクリーン印刷法により印刷する。そして、100℃×()分+120℃×60分+160℃×10分の3段階の熱条件により脱泡および熱硬化する。これをハイ・レジスタンス・メーター(HEWLETT PACKARD製 HP4339B)を使用して、体積抵抗を測定する。レジスティビティ・セルは直径26mmの物を使用し、充電時間は20秒、出力電圧値は100Vとする。

【0065】

露光現像時の歩留まり及び体積抵抗の評価用サンプルは、以下のように作製する。まず、上記作製した板状物の表面を膨潤液と KMnO_4 溶液を用いて粗化する。粗化面をPd触媒活性化した後、無電解メッキ、電解メッキの順番で銅メッキを施す。メッキ面にレジストを形成し、ライン幅／ラインスペースが $40\mu\text{m}$ ／ $20\mu\text{m}$ の櫛歯の配線パターンを露光現像する。不要な銅を $\text{Na}_2\text{S}_2\text{O}_8$ ／濃硫酸を用いてエッチング除去する。レジストを剥離して、配線の形成を完了する。この際の合格率を「露光歩留」として評価する。

【0066】

これらの評価における合否判定基準は以下のようにする。評価結果を表2に示す。

- ・体積抵抗： $1.0 \times 10^{14} \Omega \cdot \text{cm}$ 以上
- ・誘電率：5.0以下
- ・ $\tan \delta$ ：0.08以下
- ・露光歩留：95%以上

【0067】

【表2】

試料番号	1	2	3	4	5	6	7	8	9
体積抵抗 ($\times 10^{14} \Omega \text{cm}$)	15.4	53.0	22.2	14.6	14.7	7.82	17.1	9.82	9.25×10^{-5}
誘電率	3.78	3.83	3.88	3.98	4.07	4.42	5.46	5.78	7.27
合否	○	○	○	○	○	○	△ (不合格有)	△ (不合格有)	×
$\tan \delta$	0.010	0.012	0.017	0.022	0.031	0.047	0.087	0.107	0.194
合否	○	○	○	○	○	○	×	×	×
露光歩留	95%	98	97	97	98	97	95	96	95
合否	○	○	○	○	○	○	○	○	○

【0068】

結果より、実施例である試料番号1～6では、全ての評価項目において良好な結果が得られていることがわかる。一方、カーボンブラックの含有量が1.4質量%を超える試料番号7～9では、体積抵抗の低下、誘電率の上昇、 $\tan \delta$ の

上昇及び露光歩留まりの低下が見受けられた。

【 0 0 6 9 】

【発明の効果】

本発明の配線基板は、電子部品を埋め込むための埋め込み樹脂の誘電率を 5 以下にし、かつ $\tan \delta$ を 0.08 以下とすることで、高い体積抵抗、低い $\tan \delta$ 、低い誘電率といった優れた誘電特性及び電気的特性を得るのみならず、かつ配線パターンの露光時の乱反射を防いで歩留まりの向上を図ることができる。用いる埋め込み樹脂は、カーボンブラックの含有量を所定の範囲に規定することで、上記の誘電特性を更に向上することができる。また、体積抵抗も $1.0 \times 10^{14} \Omega \cdot \text{cm}$ と、良好な絶縁性を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の配線基板を BGA 基板に適用した例を示す説明図である。

【図 2】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 3】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 4】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 5】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 6】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 7】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 8】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 9】

本発明の配線基板の製造方法の一態様を示す説明図である。

【図 1 0】

本発明の配線基板を B G A 基板に適用した例を示す説明図である。

【図 1 1】

本発明の一態様である F C - P G A 型の多層プリント配線板を用いた半導体装置の説明図。

【図 1 2】

厚み 4 0 0 μ m の銅張りコア基板の概略図。

【図 1 3】

厚み 4 0 0 μ m の銅張りコア基板のパターニング後の状態を示す説明図。

【図 1 4】

コア基板の両面に絶縁層を形成した基板にビアホールとスルーホールを形成した状態を示す説明図。

【図 1 5】

コア基板の両面に絶縁層を形成した基板にパネルメッキをかけた後の状態を示す説明図。

【図 1 6】

スルーホールを穴埋め充填した基板の説明図。

【図 1 7】

貫通孔を打ち抜き形成した基板を示す説明図。

【図 1 8】

貫通孔を打ち抜き形成した基板の一面にマスキングテープを貼り付けた状態を示す説明図。

【図 1 9】

貫通孔内に露出したマスキングテープ上に積層チップコンデンサを配置した状態を示す説明図。

【図 2 0】

貫通孔内に埋め込み樹脂を充填した状態を示す説明図。

【図 2 1】

基板面を研磨して平坦化した状態を示す説明図。

【図 2 2】

基板の研磨面にパネルメッキをかけた状態を示す説明図。

【図 2 3】

配線をハターニングした状態を示す説明図。

【図 2 4】

基板上にビルドアップ層及びソルダーレジスト層を形成した状態を示す説明図

【図 2 5】

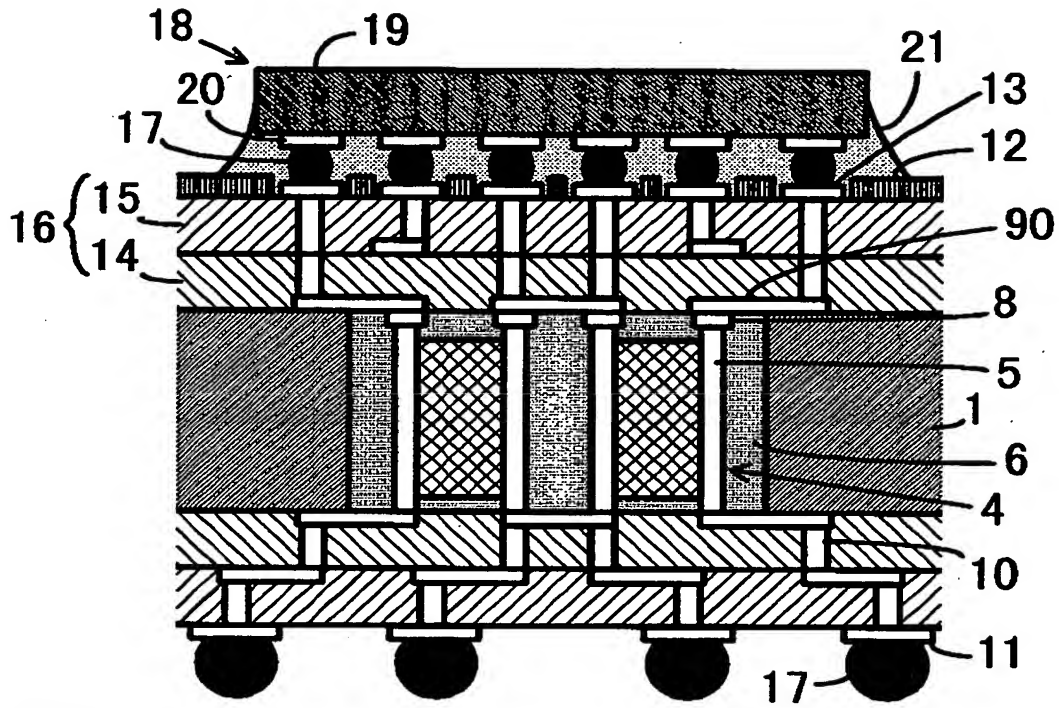
本発明の一態様である F C - P G A 型の多層プリント配線板の説明図。

【符号の説明】

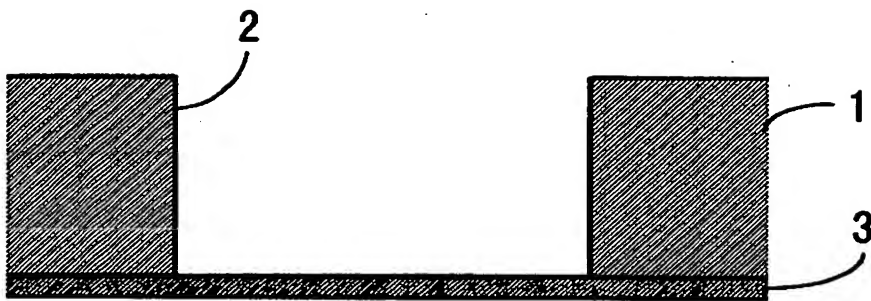
- 1 コア基板
- 2 貫通孔
- 3 バックテープ
- 4 電子部品
- 5 電子部品の電極
- 6 埋め込み樹脂
- 6 0 平坦化面
- 6 1 粗化面

【書類名】 図面

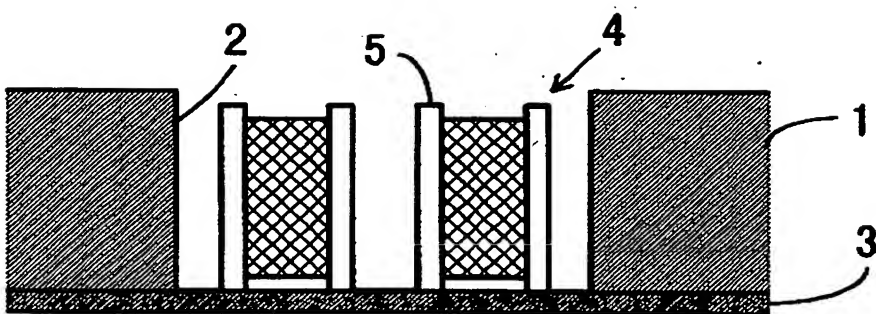
【図 1】



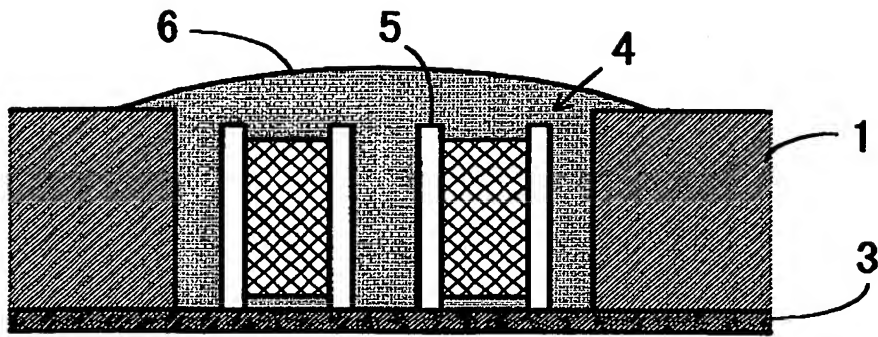
【図 2】



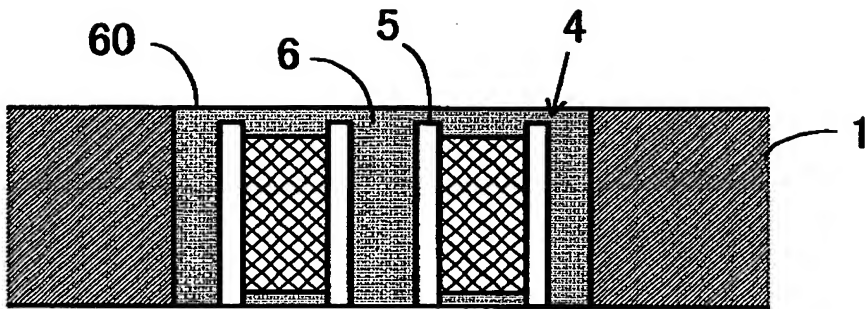
【図 3】



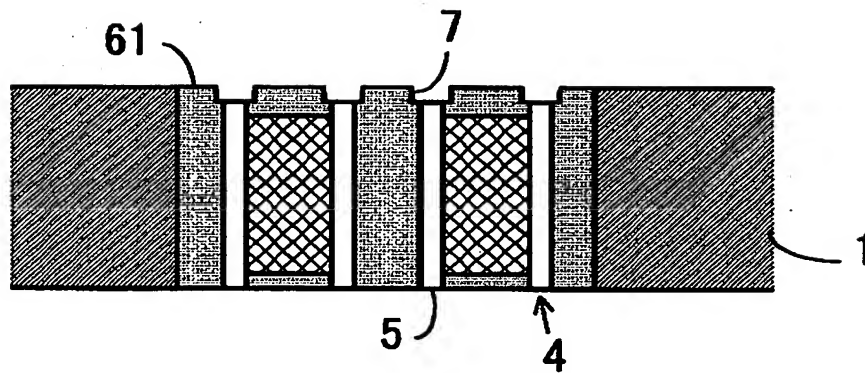
【図 4】



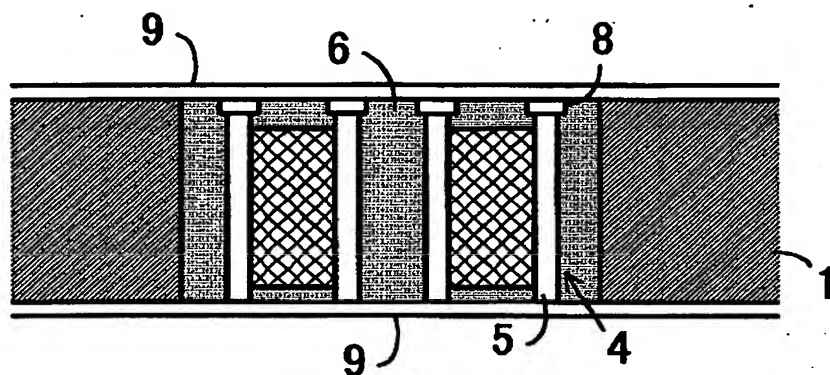
【図 5】



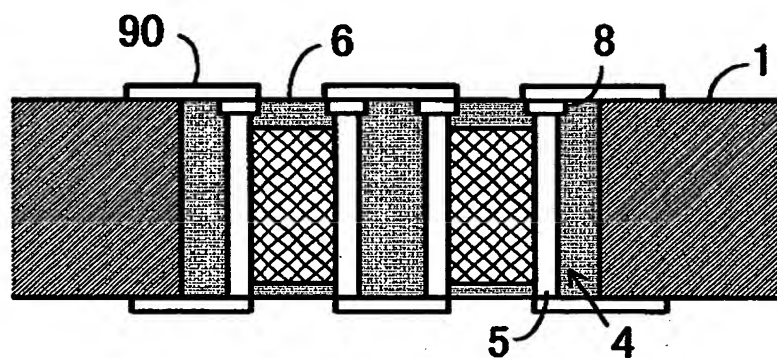
【図 6】



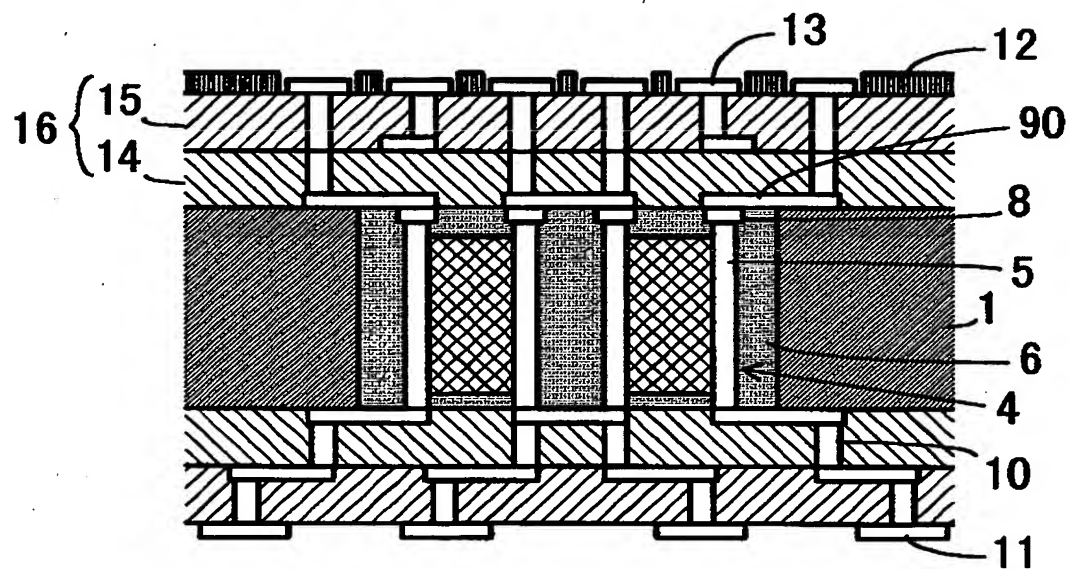
【図7】



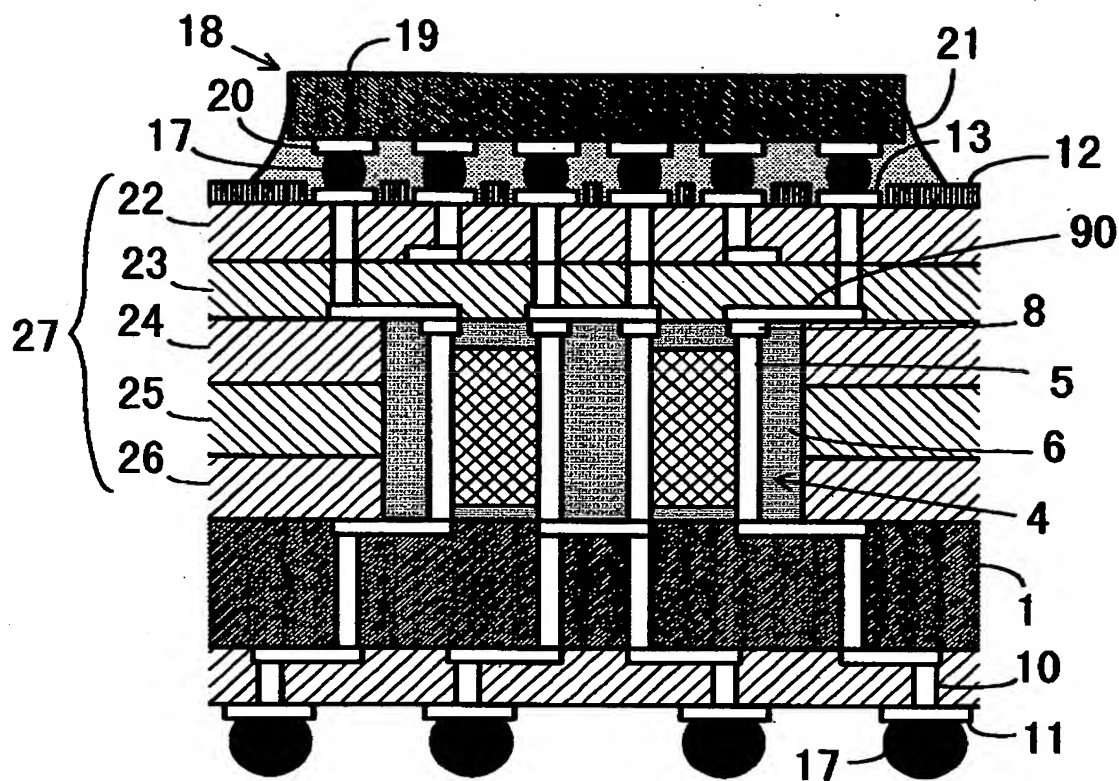
【図8】



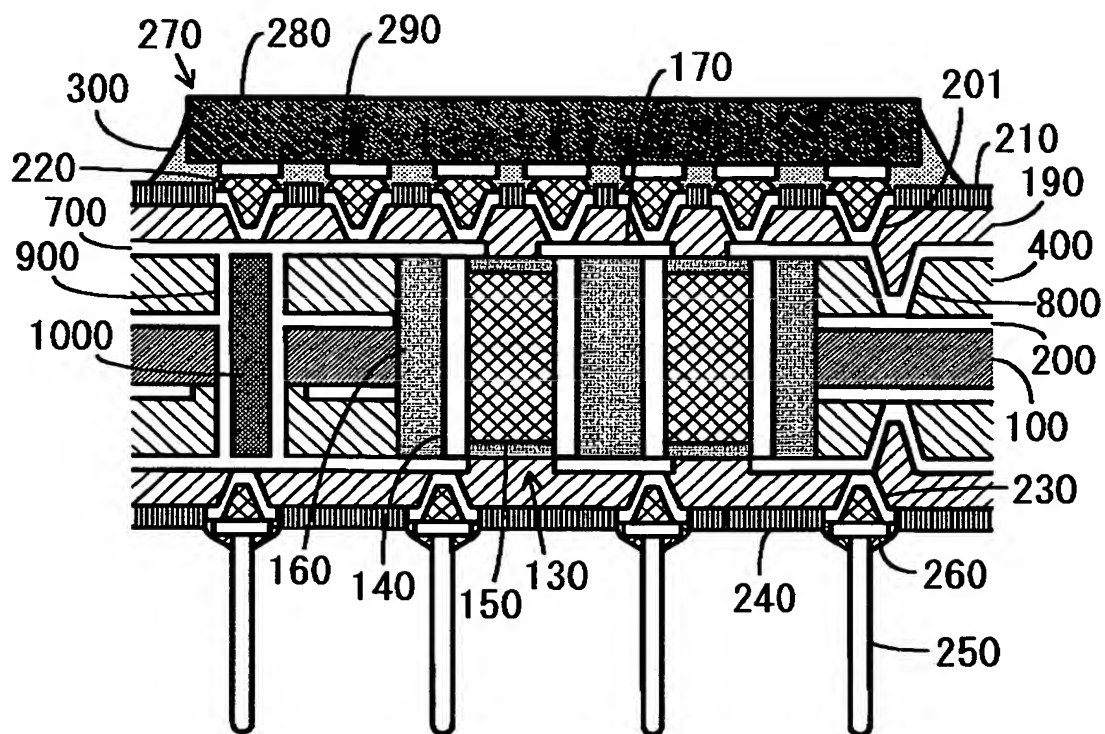
【図9】



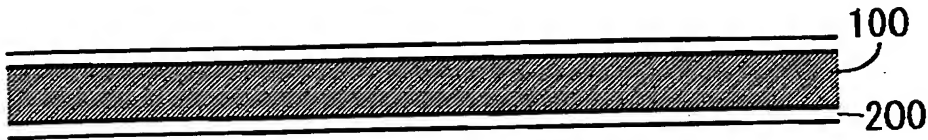
【図10】



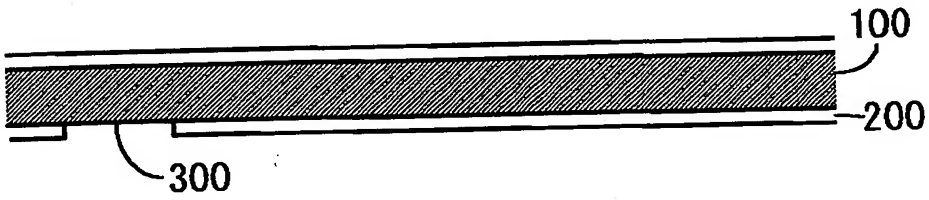
【図11】



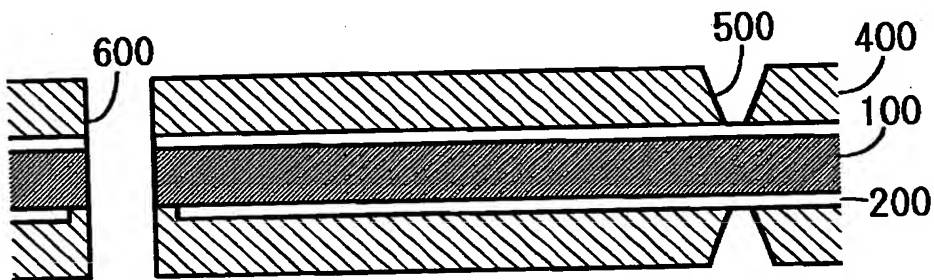
【図 12】



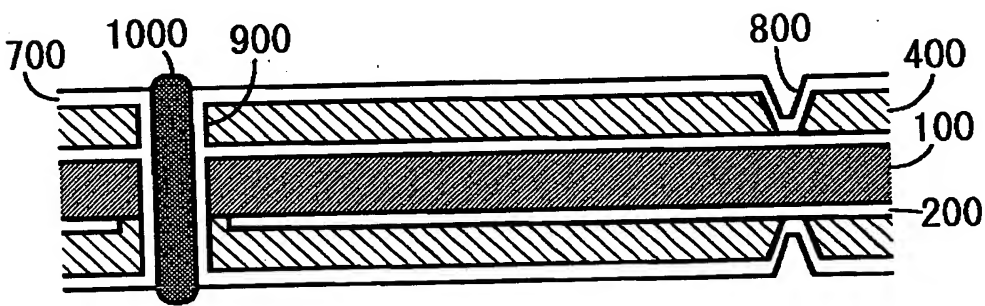
【図 13】



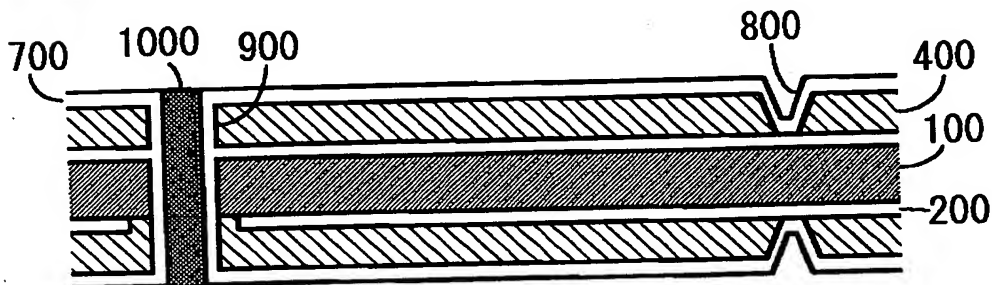
【図 14】



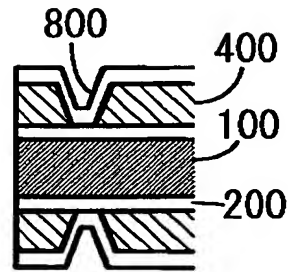
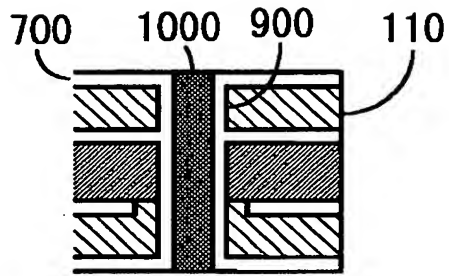
【図 15】



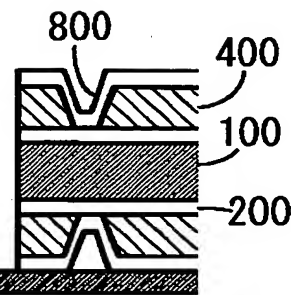
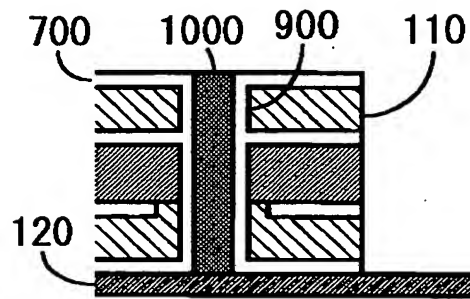
【図 16】



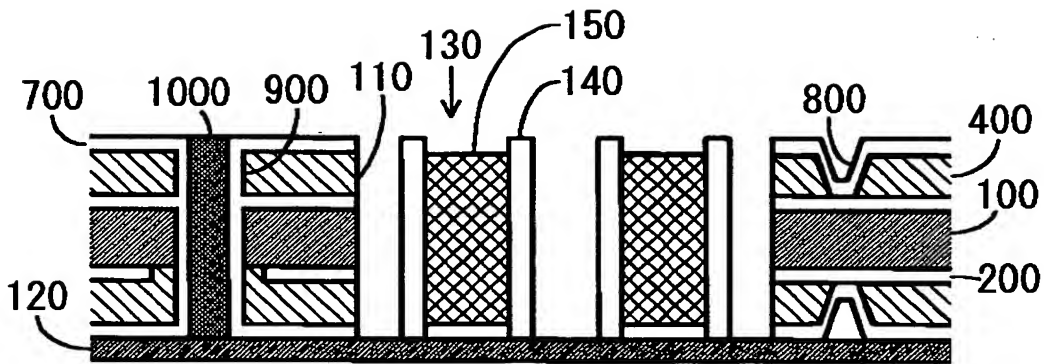
【図 17】



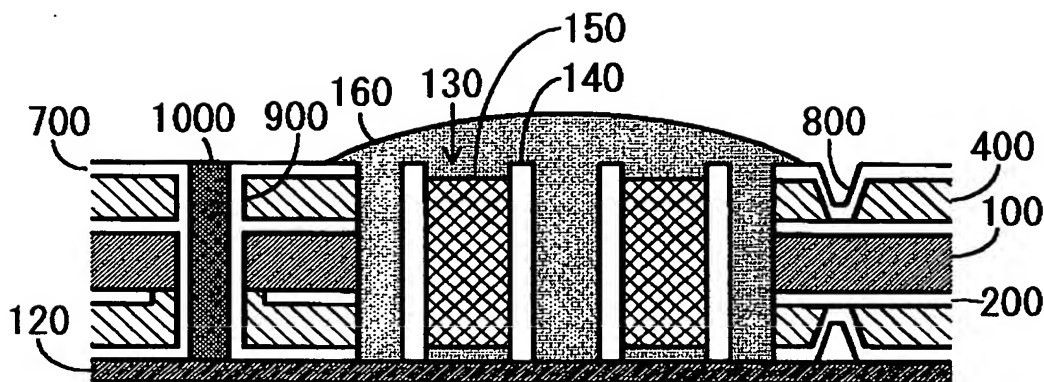
【図 18】



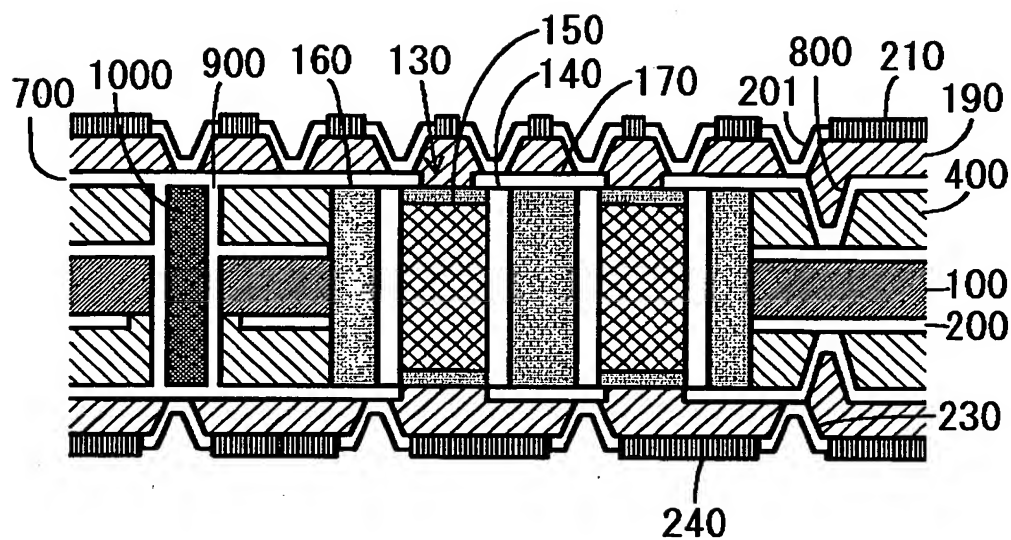
【図 19】



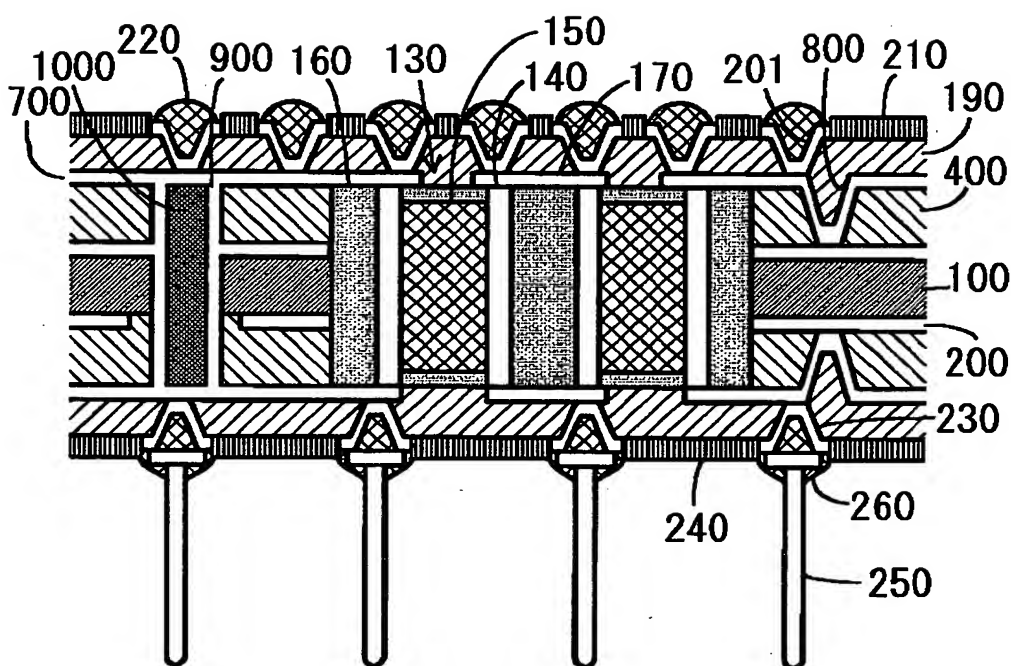
【図 20】



【図 2 4】



【図 2 5】



【書類名】 要約書

【要約】

【目的】 本発明は、電子部品を搭載する配線基板の実装密度を高め、かつ、絶縁性等の電気特性において優れた物性値が得られるとともに、光の乱反射等を抑えたり、硬化時の色むらが目立たないようにした埋め込み樹脂を用いて電子部品を埋め込んだ配線基板を提供すること。

【構成】 誘電率が5以下、かつ $\tan \delta$ が0.08以下である埋め込み樹脂を用いて電子部品を埋め込んだ配線基板とする。埋め込み樹脂がカーボンブラックを1.4質量%以下含有するとよい。埋め込み樹脂の樹脂成分は少なくとも熱硬化性樹脂を含み、かつ少なくとも一種類以上の無機フィラーを含むとよい。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000004547]

1. 変更年月日 1990年 8月 8日

[変更理由] 新規登録

住 所 愛知県名古屋市長区瑞穂区高辻町14番18号

氏 名 日本特殊陶業株式会社